

**PCT** WELTORGANISATION FÜR GEISTIGES EIGENTUM  
Internationales Büro  
INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE  
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

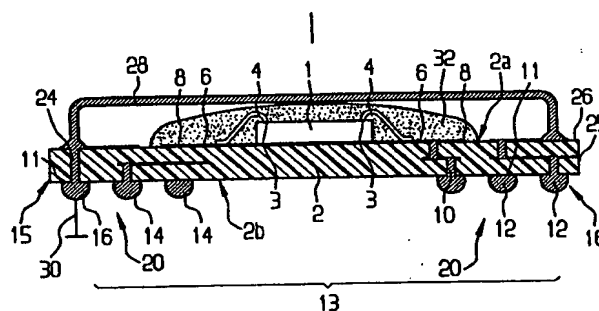
(51) Internationale Patentklassifikation <sup>6</sup> : H01L 23/66, 23/498, H05K 1/02		A1	(11) Internationale Veröffentlichungsnummer: <b>WO 99/60627</b>  (43) Internationales Veröffentlichungsdatum: 25. November 1999 (25.11.99)
(21) Internationales Aktenzeichen: PCT/DE99/01353  (22) Internationales Anmeldedatum: 5. Mai 1999 (05.05.99)  (30) Prioritätsdaten: 198 22 514.8 19. Mai 1998 (19.05.98) DE  (71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).  (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): ZEILER, Thomas [DE/DE]; Puricellstrasse 24, D-93049 Regensburg (DE). GRÜNDLER, Gerold [DE/DE]; Kleine Rathausgasse 9, D-63500 Seligenstadt (DE).  (74) Gemeinsamer Vertreter: SIEMENS AKTIENGE- SELLSCHAFT; Postfach 22 16 34, D-80506 München (DE).		(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).  Veröffentlicht <i>Mit internationalem Recherchenbericht.          Vor Ablauf der für Änderungen der Ansprüche zugelassenen          Frist; Veröffentlichung wird wiederholt falls Änderungen          eintreffen.</i>	

(54) Title: ELECTRONIC MODULE

(54) Bezeichnung: ELEKTRONISCHE BAUGRUPPE

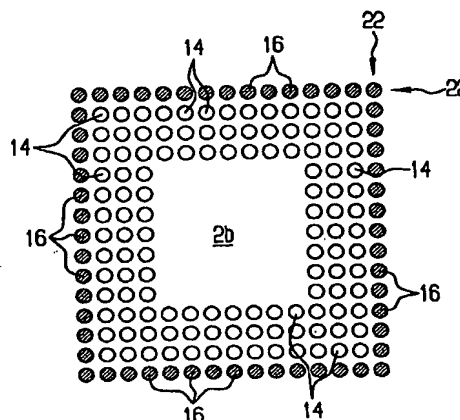
**(57) Abstract**

The inventive module comprises a semiconductor unit (1) which is mounted on the top surface (2a) of a substrate (2). A two dimensional pin configuration (20) is provided on the bottom surface (2b) of the substrate, said pin configuration having individual outer, external contacts (16) which are located close to the substrate edge and internal contacts (14) which are surrounded all around by said outer contacts. In order to guarantee high-frequency shielding, the external contacts (16) are set on shielding potential (30) and an electroconductive shield (28) is placed on the top surface of the substrate (2a). This shield (28) covers the semiconductor unit and is also on shielding potential (30). At least one internal contact (14) is subjected to a high-frequency signal (HF).



### (57) Zusammenfassung

Die Baugruppe umfaßt einen Halbleiterbaustein (1), der auf der Oberseite (2a) eines Substrats (2) angeordnet ist. An der Substratunterseite (2b) ist eine zweidimensionale Anschlußanordnung (20) vorgesehen, die einzelne äußere substratantennahe Außenkontakte (16) und von diesen umlaufend umgebene Innenkontakte (14) hat. Zur Gewährleistung einer hochfrequenten Abschirmung liegen die Außenkontakte (16) auf Abschirmpotential (30), ist auf die Substratoberseite (2a) eine elektrisch leitende Abschirmung (28) aufgebracht, die den Halbleiterbaustein überdeckt und ebenfalls auf Abschirmpotential (30) liegt. Zumindest ein Innenkontakt (14) ist mit einem hochfrequenten Signal (HF) beaufschlagt.





# **LEDIGLICH ZUR INFORMATION**

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidshan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						



## Beschreibung

## Elektronische Baugruppe

- 5 Die Erfindung liegt auf dem Gebiet der Anschluß- und Abschirmtechnik von Halbleiter-Bauteilen mit Hochfrequenz-Applikation und betrifft eine elektronische Baugruppe mit mindestens einem Halbleiterbaustein und mit einem Substrat, auf dessen Oberseite der Halbleiterbaustein angeordnet ist und an  
10 dessen Unterseite eine zweidimensionale Anschlußanordnung vorgesehen ist, die äußere, substratkantennahe Außenkontakte und von diesen umlaufend umgebene Innenkontakte aufweist, die zumindest teilweise mit Anschlußflecken des Halbleiterbauteils elektrisch verbunden sind.
- 15 Eine derartige Baugruppe ist beispielsweise aus der Veröffentlichung „Electrical Characterization of BGA Packages“ von C.Matei und A.P.Agrawal in 1997 Proceedings 47<sup>th</sup> ECTC, IEEE, Seiten 1087 bis 1093, in Form eines sog. Plastic Ball-Grid-  
20 Arrays (PBGA) bekannt. Bei dieser Baugruppe ist ein Halbleiterbaustein über entsprechende Flecken (Kontakte oder Pads) z.B. mittels Drahtbonden mit korrespondierenden Anschlußflecken auf der Oberseite eines Substrats verbunden. Die Anschlußflecken können über auf der Substratoberseite verlaufende und das Substrat durchdringende Leiterbahnen mit an der  
25 Substratunterseite ausgebildeten Kontakten elektrisch verbunden sein. Diese Kontakte sind in einer Ebene (zweidimensional) in mehreren Spalten und Zeilen regelmäßig (d.h. im Raster) angeordnet und beispielsweise von Lotkugeln (Balls)  
30 bedeckt. Aus dieser Anordnung und Kontaktierbarkeit leitet sich der Begriff „Ball-Grid-Array (BGA)“ ab, der zur üblichen Bezeichnung derartiger Anschlußanordnungen geworden ist. In ähnlicher Weise aufgebaute Anschlußanordnungen, bei denen beispielsweise Stifte als externe Anschlußkontakte dienen,



2

werden in analoger Weise als „Pin-Grid-Arrays (PGA)“ bezeichnet.

Die einzelnen externen Anschlußkontakte können rasterförmig im wesentlichen die gesamte Substratunterseite bedecken oder aber auch in Form eines umlaufenden äußeren Bandes jeweils mehrerer paralleler Anschlußkontakte und/oder im zentralen Bereich als inselartiges Array angeordnet sein. Der auf der Substratoberseite angeordnete Halbleiterbaustein kann zusammen mit den Bonddrähten von einer Schutzmasse bedeckt oder in eine Preßmasse eingekapselt sein.

Derartige Baugruppen erlauben auf vergleichsweise geringem Anschluß-Platzbedarf eine sehr hohe funktionale Integration. Sollen derartige Baugruppen jedoch im hochfrequenten Bereich (mit beispielsweise Frequenzen von mehr als 500 MHz) betrieben werden, erfordert ein störungsfreier Betrieb bzw. ein Schutz anderer benachbarter Schaltungsteile und/oder der Umwelt eine ausreichende elektromagnetische Abschirmung.

Dazu könnten grundsätzlich von anderen Baugruppen bekannte Abschirmmaßnahmen (beispielsweise die Verwendung einer leitfähigen Beschichtung des Halbleiterbausteins, Verwendung spezieller Abdeckmaßen oder einer separaten Abschirmung des Bauteils) in Betracht bezogen werden. Diese Abschirmmaßnahmen haben jedoch bei den eingangs beschriebenen Baugruppen konstruktionsgemäß nur eine begrenzte Wirksamkeit und sind mit erheblichem zusätzlichem Aufwand verbunden.

Die Aufgabe der Erfindung besteht daher in der Ausbildung einer elektronischen Baugruppe dahingehend, daß eine hochfrequente Abschirmung mit einfachen Mitteln zuverlässig gewährleistet ist.



Zur Lösung dieser Aufgabe ist bei einer elektronischen Baugruppe der eingangs genannten erfindungsgemäß Art vorgesehen, daß die Außenkontakte auf Abschirmpotential liegen, daß auf die Substratoberseite eine elektrisch leitende Abschirmung aufgebracht ist, die den Halbleiterbaustein umgibt und die ebenfalls auf Abschirmpotential liegt, und daß zumindest ein Innenkontakt mit einem hochfrequenten Signal beaufschlagt ist.

- 10 Ein wesentlicher Vorteil der erfindungsgemäßen Baugruppe besteht darin, daß zusätzliche Material- und Montagekosten für die hochfrequente Abschirmung auf ein Minimum beschränkt werden können, und dennoch eine kompakte Konstruktion der Baugruppe erhalten bleibt. Die Abschirmung ist vorteilhafterweise äußerst platz- und gewichtssparend. Dies ist insbesondere z.B. bei portablen Geräten (beispielsweise Mobilfunktelefonen) von erheblicher Bedeutung. Ein weiterer Vorteil der Erfindung besteht darin, daß die Substratoberseite vergleichsweise frei-gestaltet werden kann, solange gewährleistet ist, daß auf der Substratoberseite die hochfrequenzsensiblen Bereiche innerhalb der Abschirmung und auf der Substratunterseite die mit hochfrequenten Signalen beaufschlagten externen Kontakte (Innenkontakte) innerhalb der von den Außenkontakten gebildeten umlaufenden Abschirmung liegen.

25 Eine konstruktiv bevorzugte Ausgestaltung der Erfindung sieht vor, daß die Abschirmung von einer Metallkappe gebildet ist.

- 30 Eine hinsichtlich der Positionierung und der Montage der Abschirmung bevorzugte Weiterbildung der Erfindung besteht darin, daß auf der Substratoberseite eine umlaufende oder umlaufende partielle Metallisierung vorgesehen ist, die auf Abschirmpotential liegt und mit der die Abschirmung elektrisch leitend verbunden ist.



Obwohl eine besonders gute Abschirmwirkung durch eine vollständig geschlossene Abschirmung - z.B. durch eine vollständig geschlossene und dicht mit der Metallisierung verbundene leitende Kappe - auf der Substratoberseite erzielbar ist, kann oft auch bereits eine teiloffene Abschirmung ausreichend sein. Bei Frequenzen von 1 bis 2 GHz haben sich Spalte oder Öffnungen von bis zu 3 mm in der Abschirmung bzw. deren Kontaktierung als unschädlich erwiesen. Dies hat den Vorteil einer leichteren Realisierbarkeit.

10

Eine anslußtechnisch bevorzugte Fortbildung der Erfindung sieht vor, daß die Metallisierung mit zumindest einem Außenkontakt elektrisch verbunden ist.

15 Ein Ausführungsbeispiel der Erfindung wird nachfolgend anhand einer Zeichnung näher erläutert; es zeigen:

Figur 1 Eine erfindungsgemäße elektronische Baugruppe im Querschnitt und

Figur 2 Die Ansicht von externen Anschlußkontakten auf einer Substratunterseite.

Die in Figur 1 erheblich vergrößert dargestellte Baugruppe enthält einen Halbleiterbaustein 1, der auf einem Substrat 2 in an sich bekannter Klebtechnik fixiert ist. Selbstverständlich können auf dem Substrat weitere elektronische Bauelemente und/oder Halbleiterbausteine (Chips) angeordnet sein. Anschlußpads (Kontaktflecken) 3 des Halbleiterbausteins 1 sind über Bonddrähte 4 mit Kontaktflecken 6 auf der Oberseite 2a des Substrats 2 verbunden. Die Kontaktflecken 6 sind als Enden oder Bestandteile von Leiterbahnen 8 ausgebildet, die sich auf der Substratoberseite 2a erstrecken und in an sich bekannter Weise zu elektrischen Durchkontaktierungen 10 führen. Die Durchkontaktierungen 10 treten an der Substratunterseite 2b aus und enden an Kontaktflecken 11. Auf diese sind in bekannter Weise (vgl. beispielsweise den eingangs er-



wähnten Aufsatz „Electrical Characterization of BGA Packages“) jeweils ein Lotkugelchen 12 aufgebracht. Die Lotkugelchen 12 dienen zur externen Kontaktierung der Baugruppe bzw. zum Anschluß an eine nicht dargestellte Hauptleiterplatte, indem nach Positionierung der Baugruppe auf der Hauptleiterplatte durch gezieltes Erwärmen eine Wiederverflüssigung („reflow“) der Lotkugelchen 12 initiiert wird, wodurch an den gewünschten Punkten Lötkontakte entstehen. Die Ausgestaltung und Anordnung der Lotkugelchen („Balls“) hat zu dem mittlerweile einschlägigen Begriff Ball-Grid-Array (BGA) geführt. Werden anstatt kugelförmiger Elemente beispielsweise stiftartige Kontakte vorgesehen, spricht man üblicherweise von Pin-Grid-Arrays (PGA). Im Rahmen der vorliegenden Erfindung ist unter Anschlußanordnung jede derartige, zweidimensionale rasterförmige Konfiguration zu verstehen.

Die Lotkugelchen bilden im inneren Bereich 13 nachfolgend als innere Kontakte 14 bezeichnete Anschlußkontakte, während die äußeren, nahe an der Substratkante 15 gelegenen Kontakte als Außenkontakte 16 bezeichnet werden. Die Innenkontakte 14 und die Außenkontakte 16 bilden zusammen die Anschlußanordnung 20. Wie diesbezüglich die Ansicht der Substratunterseite 2b in Figur 2 verdeutlicht, sind die inneren (als Holkreise angedeuteten) Innenkontakte 14 in 3er-Reihen bzw. 3er-Spalten innerhalb des Innenbereichs 13 angeordnet, der zur jeweiligen Substratkante (z.B. 15/vgl. Figur 1) hin von einer umlaufenden Linie 22 aus Außenkontakten 16 umgeben ist.

Wie Figur 1 verdeutlicht, liegen die Außenkontakte 16 mittels Durchkontaktierungen 24,25 auf demselben Abschirm-Potential wie eine Metallisierung 26, die als umlaufende Leiterbahn auf der Substratoberseite 2a ausgebildet ist. Auf die Metallisierung 26 ist eine elektrisch leitfähige Kappe aufgebracht und mit dieser beispielsweise durch Kleben, Schweißen oder Löten elektrisch verbunden. Die Außenkontakte 16 und damit auch die



6

Metallisierung 26 und die Kappe 28 sind wie in Figur 1 schematisch angedeutet auf Erdpotential (Abschirmpotential) 30 gelegt. Die Kappe 28 überdeckt und umgibt den Halbleiterbaustein 1 und auch dessen mit Innenkontakten 14 verbundenen Anschlüsse vollständig. Zumindest einige der Innenkontakte 14 sind mit einem hochfrequenten Signal HF beaufschlagt, das vollständig durch die Kappe 28 bzw. die Außenkontakte 16 (vgl. Figur 2) abgeschirmt ist. Das Bauteil 1 kann von einer Abdeckmasse 32 bedeckt sein.

10

Damit ist in einfacher Weise eine elektronische Baugruppe geschaffen, die für Hochfrequenz-Applikationen mit Frequenzen von bzw. über 500 MHz geeignet ist. Die Abschirmung erfolgt außerordentlich kostengünstig und führt nur zu einer geringen Vergrößerung des von der Baugruppe beanspruchten Bauraums, wobei vorteilhafterweise die für den Anschluß notwendige Fläche (sog. Footprint) unverändert bleibt. Da die Hochfrequenz-Anschlüsse im Inneren innerhalb des Anschlußrasters angeordnet und von den auf Abschirmpotential liegenden Außenanschlüssen 16 abgeschirmt sind, ist eine hervorragende Abschirmungswirkung gewährleistet. Die abschirmende Wirkung an der Unterseite 2b ist von dem Abstand der Außenkontakte 16 zueinander abhängig. Untersuchungen haben gezeigt, daß bereits ein relativ grobes Anschlußraster von 2,54 mm Abstand zwischen den Außenkontakten 16 eine ausreichende Abschirmung bis zu Frequenzen von mehreren GHz gewährleistet.

20

25



## Patentansprüche

## 1. Elektronische Baugruppe

- mit mindestens einem Halbleiterbaustein (1) und
- 5 - mit einem Substrat (2), auf dessen Oberseite (2a) der Halbleiterbaustein (1) angeordnet ist und an dessen Unterseite (26) eine zweidimensionale Anschlußanordnung (20) vorgesehen ist, die äußere, substratkantennahe Außenkontakte (16) und von diesen umlaufend umgebene Innenkontakte (14) auf-
- 10 weist, die zumindest teilweise mit Anschlußflecken (3) des Halbleiterbausteins (1) elektrisch verbunden sind, dadurch gekennzeichnet, daß
- die Außenkontakte (16) auf Abschirmpotential (30) liegen,
- auf die Substratoberseite (2a) eine elektrisch leitende Ab-
- 15 schirmung (28) aufgebracht ist, die den Halbleiterbaustein (1) umgibt und die ebenfalls auf Abschirmpotential (30) liegt, und
- zumindest ein Innenkontakt (14) mit einem hochfrequenten Signal (HF) beaufschlagt ist.

20

2. Baugruppe nach Anspruch 1,  
dadurch gekennzeichnet, daß  
die Abschirmung (28) von einer Metallkappe gebildet ist.

- 25 3. Baugruppe nach Anspruch 1 oder 2,  
dadurch gekennzeichnet, daß  
auf der Substratoberseite (2a) eine umlaufende oder umlaufende partielle Metallisierung (26) vorgesehen ist, die auf Abschirmpotential (30) liegt und mit der die Abschirmung (28)
- 30 elektrisch leitend verbunden ist.

4. Baugruppe nach Anspruch 3,  
dadurch gekennzeichnet, daß



die Metallisierung (26) mit <sup>8</sup>zumindest einem Außenkontakt (16)  
elektrisch verbunden ist.



1/1

FIG 11

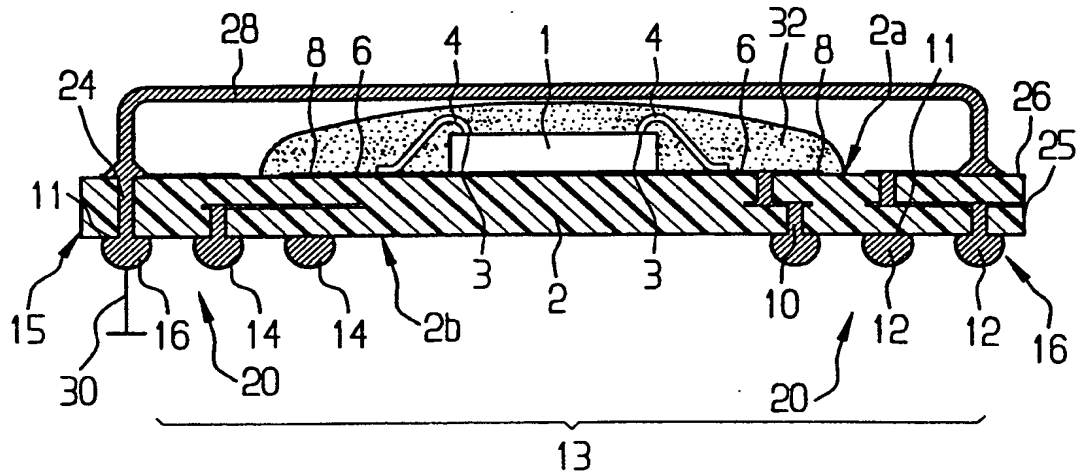
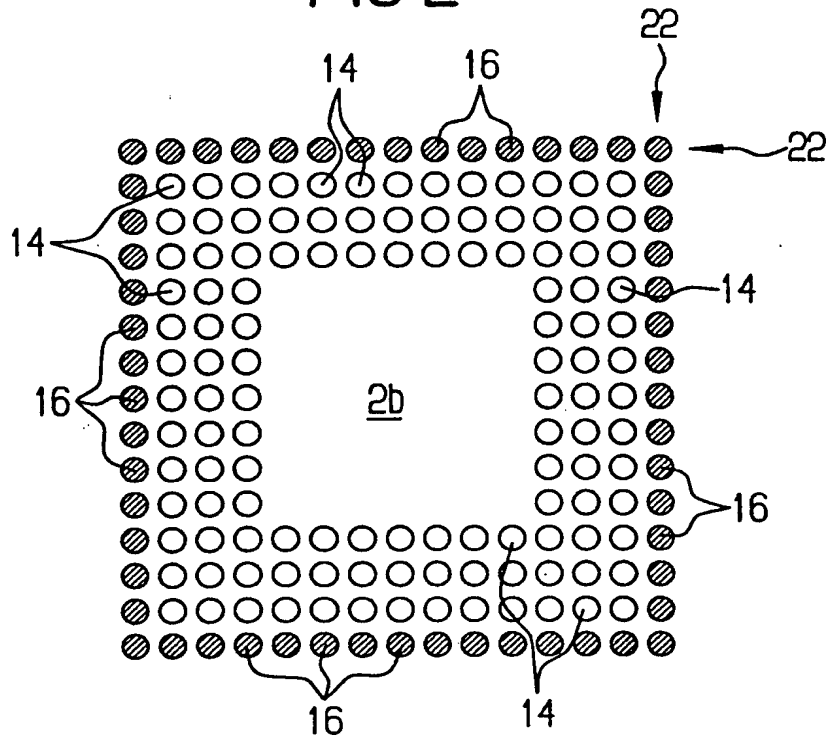


FIG 2





# INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 99/01353

## A. CLASSIFICATION OF SUBJECT MATTER

IPC 6 H01L23/66 H01L23/498 H05K1/02

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 6 H01L H05K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 07, 31 July 1996 (1996-07-31) -& JP 08 064983 A (MATSUSHITA ELECTRIC IND CO LTD), 8 March 1996 (1996-03-08) abstract; figures 1-4 ---	1-4
Y	US 5 331 514 A (KURODA MASAO) 19 July 1994 (1994-07-19) column 1, line 23 - line 63 column 2, line 19 -column 3, line 9 column 4, line 1 - line 8 figures 1,2,5 ---	1-4
Y	US 5 371 404 A (JUSKEY FRANK J ET AL) 6 December 1994 (1994-12-06) column 3, line 10 -column 4, line 59; figures 1-3 --- -/--	1-4



Further documents are listed in the continuation of box C.



Patent family members are listed in annex.

### \* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

"&" document member of the same patent family

Date of the actual completion of the international search

27 October 1999

Date of mailing of the international search report

05/11/1999

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Munnix, S



## INTERNATIONAL SEARCH REPORT

International Application No

PCT/DE 99/01353

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 509 732 A (IBM) 21 October 1992 (1992-10-21) column 4, line 8 -column 5, line 47; figures 1,2 ---	1-4
A	WO 96 27282 A (CIRCUIT COMPONENTS INC) 6 September 1996 (1996-09-06) the whole document ---	1-4
A	MATTEI C ET AL: "LELECTRICAL CHARACTERIZATION OF BGA PACKAGES" 1997 PROCEEDINGS OF THE 47TH. ELECTRONIC COMPONENTS AND TECHNOLOGY CONFERENCE, SAN JOSE, CA, MAY 18 - 21, 1997, 18 May 1997 (1997-05-18), pages 1087-1093, XP000803860 INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS ISBN: 0-7803-3858-8 cited in the application the whole document ---	1-4
P,X	EP 0 872 888 A (IBM) 21 October 1998 (1998-10-21) column 4, line 18 -column 5, line 32; figures 3,4 -----	1-4



# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 99/01353

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 08064983 A	08-03-1996	NONE	
US 5331514 A	19-07-1994	JP 5041463 A	19-02-1993
US 5371404 A	06-12-1994	EP 0682812 A	22-11-1995
		JP 8506695 T	16-07-1996
		WO 9418707 A	18-08-1994
EP 0509732 A	21-10-1992	JP 2074912 C	25-07-1996
		JP 4326557 A	16-11-1992
		JP 7109867 B	22-11-1995
WO 9627282 A	06-09-1996	CA 2189233 A	06-09-1996
		CN 1166912 A	03-12-1997
		EP 0764393 A	26-03-1997
		JP 10501102 T	27-01-1998
		US 5832598 A	10-11-1998
EP 0872888 A	21-10-1998	GB 2324649 A	28-10-1998
		JP 10303331 A	13-11-1998
		US 5955789 A	21-09-1999



## INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 99/01353

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 6 H01L23/66 H01L23/498 H05K1/02

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 6 H01L H05K

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 07, 31. Juli 1996 (1996-07-31) -& JP 08 064983 A (MATSUSHITA ELECTRIC IND CO LTD), 8. März 1996 (1996-03-08) Zusammenfassung; Abbildungen 1-4 ---	1-4
Y	US 5 331 514 A (KURODA MASAO) 19. Juli 1994 (1994-07-19) Spalte 1, Zeile 23 - Zeile 63 Spalte 2, Zeile 19 - Spalte 3, Zeile 9 Spalte 4, Zeile 1 - Zeile 8 Abbildungen 1,2,5 ---	1-4
Y	US 5 371 404 A (JUSKEY FRANK J ET AL) 6. Dezember 1994 (1994-12-06) Spalte 3, Zeile 10 - Spalte 4, Zeile 59; Abbildungen 1-3 ---	1-4
	-/--	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfindnerischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfindnerischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"Z" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

27. Oktober 1999

Absenddatum des internationalen Recherchenberichts

05/11/1999

Name und Postanschrift der Internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Munnix, S



## INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/DE 99/01353

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 0 509 732 A (IBM) 21. Oktober 1992 (1992-10-21) Spalte 4, Zeile 8 -Spalte 5, Zeile 47; Abbildungen 1,2 ----	1-4
A	WO 96 27282 A (CIRCUIT COMPONENTS INC) 6. September 1996 (1996-09-06) das ganze Dokument ----	1-4
A	MATTEI C ET AL: "LELECTRICAL CHARACTERIZATION OF BGA PACKAGES" 1997 PROCEEDINGS OF THE 47TH. ELECTRONIC COMPONENTS AND TECHNOLOGY CONFERENCE, SAN JOSE, CA, MAY 18 - 21, 1997, 18. Mai 1997 (1997-05-18), Seiten 1087-1093, XP000803860 INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS ISBN: 0-7803-3858-8 in der Anmeldung erwähnt das ganze Dokument ----	1-4
P,X	EP 0 872 888 A (IBM) 21. Oktober 1998 (1998-10-21) Spalte 4, Zeile 18 -Spalte 5, Zeile 32; Abbildungen 3,4 -----	1-4



# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 99/01353

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
JP 08064983 A	08-03-1996	KEINE	
US 5331514 A	19-07-1994	JP 5041463 A	19-02-1993
US 5371404 A	06-12-1994	EP 0682812 A	22-11-1995
		JP 8506695 T	16-07-1996
		WO 9418707 A	18-08-1994
EP 0509732 A	21-10-1992	JP 2074912 C	25-07-1996
		JP 4326557 A	16-11-1992
		JP 7109867 B	22-11-1995
WO 9627282 A	06-09-1996	CA 2189233 A	06-09-1996
		CN 1166912 A	03-12-1997
		EP 0764393 A	26-03-1997
		JP 10501102 T	27-01-1998
		US 5832598 A	10-11-1998
EP 0872888 A	21-10-1998	GB 2324649 A	28-10-1998
		JP 10303331 A	13-11-1998
		US 5955789 A	21-09-1999